

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2002 年 10 月 31 日
Application Date

申請案號：091132320
Application No.

申請人：統寶光電股份有限公司
Applicant(s)

局長

Director General

蔡練生

發文日期：西元 2003 年 1 月 9 日
Issue Date

發文字號：09220021610
Serial No.

申請日期：	案號：
類別：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	應用於平面顯示器之掃描驅動電路
	英 文	SCAN-DRIVING CIRCUIT FOR USE IN PLANAR DISPLAY
二、 發明人	姓 名 (中文)	1. 陳志昌 2. 邱昌明
	姓 名 (英文)	1. Jun-Chang Chen 2. Chaung-Ming Chiu
	國 籍	1. 中華民國 2. 中華民國
	住、居所	1. 台中縣龍井鄉龍北路31-2號 No. 31-2, Lungbei Rd., Lungjing Shiang, Taichung, Taiwan 434, R.O.C. 2. 中壢市龍興路487號 No. 487, Lungshing Rd., Jungli City, Taoyuan, Taiwan 320, R.O.C.
三、 申請人	姓 名 (名稱) (中文)	1. 統寶光電股份有限公司
	姓 名 (名稱) (英文)	1. Toppoly Optoelectronics Corp.
	國 籍	1. 中華民國
	住、居所 (事務所)	1. 新竹科學工業園區苗栗縣竹南鎮科中路12號 No.12, Ke Jung Rd., Science-Based Industrial Park, Chu-Nan 350, Miao-Li County, Taiwan, R.O.C.
	代表人 姓 名 (中文)	1. 陳瑞聰
	代表人 姓 名 (英文)	1. Jui-Tsung Chen

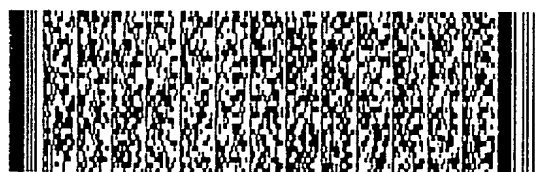


四．中文發明摘要 (發明之名稱：應用於平面顯示器之掃描驅動電路)

本案係為一種掃描驅動電路，應用於一平面顯示器上，該平面顯示器包含有一主動矩陣，而該掃描驅動電路包含：一第一子電路，其係接收一驅動信號，經一特定時間後而由一第一輸出端發出該驅動信號至該主動矩陣中之第一掃描線；以及一第二子電路，電連接於該第一子電路，其係接收由該第一子電路之一第二輸出端所送出之該驅動信號後，再經該特定時間後發出該驅動信號至該主動矩陣中之第二掃描線，而該第一子電路之該第一輸出端與該第二輸出端之間係電連接有一單向導通元件。

英文發明摘要 (發明之名稱：SCAN-DRIVING CIRCUIT FOR USE IN PLANAR DISPLAY)

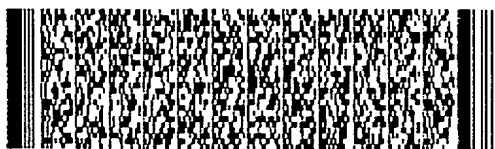
A scan-driving circuit for use in a planar display is disclosed. The planar display includes an active matrix, and the scan-driving circuit includes a first sub-circuit receiving a driving signal, and outputting the driving signal to a first scan line of the active matrix from a first output end after a specified period; and a second sub-circuit electrically connected to said first sub-circuit for receiving the driving signal from a second output end of the first sub-circuit, and



四、中文發明摘要 (發明之名稱：應用於平面顯示器之掃描驅動電路)

英文發明摘要 (發明之名稱：SCAN-DRIVING CIRCUIT FOR USE IN PLANAR DISPLAY)

outputting the driving signal to a second scan line of the active matrix after a specified period. The first output end and the second output end of the first sub-circuit are electrically connected therebetween a uni-directional conduction device.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

五、發明說明 (1)

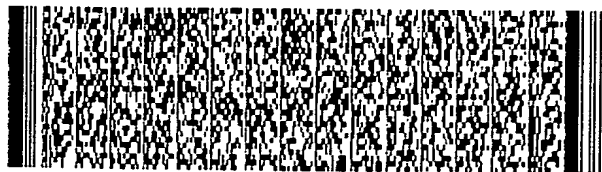
發明領域

本案係為一種掃描驅動電路，尤指應用於一平面顯示器上之掃描驅動電路：

發明背景

隨著製造技術之演進，薄膜電晶體液晶顯示器(TFTLCD)中之半導體材質，已漸漸地由非晶矽(Amorphous Si)轉換成電子移動率更高之低溫多晶矽(Low temperature poly silicon，簡稱LTPS-TFT)。換言之，顯示器面板上除了原本之主動矩陣外，原本設置於外部之掃描驅動電路亦可被整合到面板上。而於常見之半導體製程-NMOS製程、CMOS製程與PMOS製程中，由於PMOS製程所需之光罩數目與製程步驟通常最少，因此在大尺寸面板需要降低成本之考量下，大多已採用PMOS製程進行面板上主動矩陣與掃描驅動電路之製造。

另外，因為面板尺寸越來越大，單邊之掃描驅動電路已無法提供足夠之驅動能力，因此，雙邊之掃描驅動電路架構便被發展出來。請參見第一圖，其係一具有雙邊掃描驅動電路之液晶顯示器面板構造示意圖，其主要係於主動矩陣10之兩側各設置一垂直掃描驅動電路11，用以從兩側各送入一驅動信號來開啟同一掃描信號線上之複數個薄膜電晶體。垂直掃描驅動電路11係分別由多個子電路111所



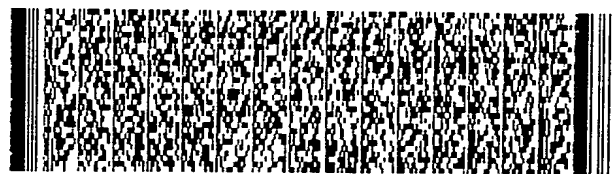
五、發明說明 (2)

連接構成，而每個子電路1111中主要包含有一移位暫存器11111、一緩衝電路11112以及一靜電放電(Electro-Static Discharge，簡稱ESD)防護電路11113。其中移位暫存器11111係受時脈信號之控制而發出一驅動信號，而緩衝電路11112則用以將所接收到之驅動信號加大功率後去開啟同一掃描信號線上之所有薄膜電晶體。至於靜電放電(Electro Static Discharge，簡稱ESD)防護電路係用以保護電路不受靜電放電所造成之破壞。

而由圖中可清楚看出，後級子電路中之移位暫存器11111係受前一級子電路中之緩衝電路11112所輸出驅動信號之推動，所以當主動矩陣10中兩相鄰掃描線因製程缺陷而產生短路情況時，緩衝電路11112將需要推動比原先數目更多一倍之薄膜電晶體，因此極可能導致驅動力不足而無法順利推動後級之移位暫存器11111。如此一來，垂直掃描驅動電路所進行之依序開啟各掃描線之動作將產生中斷而無法繼續，導致顯示器無法正常運作，而如何改善此一缺失，係為發展本案之主要目的。

發明概述

本案係為一種掃描驅動電路，應用於一平面顯示器上，該平面顯示器包含有一主動矩陣，而該掃描驅動電路包含：一第一子電路，其係接收一驅動信號，經一特定時間後而由一第一輸出端發出該驅動信號至該主動矩陣中之



五、發明說明 (3)

一第一掃描線：以及一第二子電路，電連接於該第一輸出端。其係接收由該第一掃描線之第一輸出端之信號，並將其信號之第一輸出端與該第二子電路之第一輸出端連接。該第一輸出端之信號係由該第一掃描線之第一輸出端之信號，並將其信號之第一輸出端與該第二子電路之第一輸出端連接。

根據上述構想，本案所述之掃描驅動電路，其中該第一子電路包含：一緩衝電路，用以將該第一輸出端之信號，並將其信號之第一輸出端與該第二子電路之第一輸出端連接。該第一輸出端之信號係由該第一掃描線之第一輸出端之信號，並將其信號之第一輸出端與該第二子電路之第一輸出端連接。

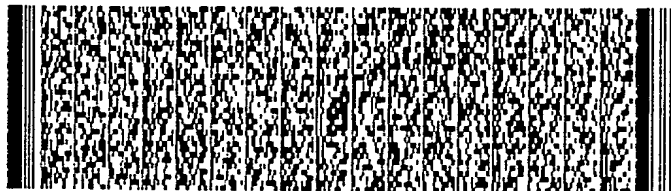
根據上述構想，本案所述之掃描驅動電路，其中該第一子電路更包含：一靜電防護電路，電連接於該緩衝電路之第一輸出端，用以避免整體電路受靜電所造成之破壞。

根據上述構想，本案所述之掃描驅動電路，其中該緩衝電路係由複數個反開串接構成。

根據上述構想，本案所述之掃描驅動電路，其中該緩衝電路之該第一輸出端與該第二輸出端之間係串接有至少一個反開。

根據上述構想，本案所述之掃描驅動電路，其中該等反開為NMOS反開、CMOS反開或PMOS反開中之一。

根據上述構想，本案所述之掃描驅動電路，其中該第



五、發明說明 (4)

二子電路包含：一移位暫存器，電連接於該第一子電路該第二輸出端，其係接收該第一子電路之該第二輸出端輸出之該驅動信號並根據時脈信號以及一緩衝電路，電連接於該移位暫存器之該主動矩陣後以該第一輸出端輸出至該主動矩陣之該第二掃描線。

根據上述構想，本案所述之掃描驅動電路，其中該第二子電路更包含：一靜電放電防護電路，電連接於該緩衝電路之第一輸出端，用以避免整體電路受靜電放電所造成之破壞。

根據上述構想，本案所述之掃描驅動電路，其中該緩衝電路係由複數個反閘串接構成。

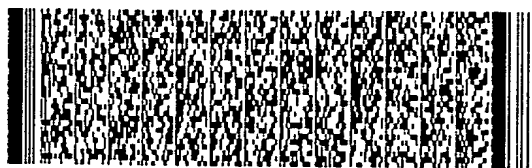
根據上述構想，本案所述之掃描驅動電路，其中該等反閘為NMOS反閘、CMOS反閘或PMOS反閘中之一。

簡單圖式說明

本案得藉由下列圖式及詳細說明，俾得一更深入之了解：

第一圖：其係一具有雙邊掃描驅動電路之液晶顯示器面板構造示意圖。

第二圖：其係本案為改善上述習用電路之缺失所發展出來之一較佳實施例電路方塊示意圖。



五、發明說明 (5)

第三圖：其係為本案實施例中該緩衝電路之內部電路示圖，

第四圖：其係為一PMOS反閘之電路示意圖。

本案圖式中所包含之各元件列示如下：

主動矩陣10

子電路111

緩衝電路1112

子電路21

緩衝電路212

第二輸出端2122

單向導通元件2123

掃描線201

垂直掃描驅動電路11

移位暫存器1111

靜電放電防護電路1113

移位暫存器211

第一輸出端2121

靜電放電防護電路213

主動矩陣20

較佳實施例說明

請參見第二圖，其係本案為改善上述習用電路之缺失所發展出來之一較佳實施例電路方塊示意圖，本圖中僅繪出單邊之掃描驅動電路構造，至於另一邊之掃描驅動電路之構造並無不同，故於本圖中省略。而本案之掃描驅動電路係由複數個子電路21構成，而每個子電路21中主要包含有三個構件，其中移位暫存器211係接收並閃鎖住一驅動信號，並透過時脈信號CKV1、CKV2與CKV3之控制而經一特



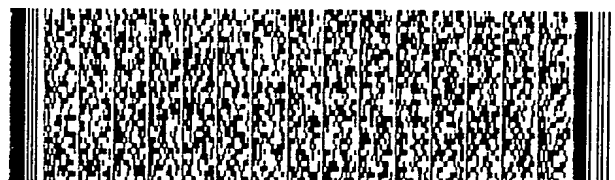
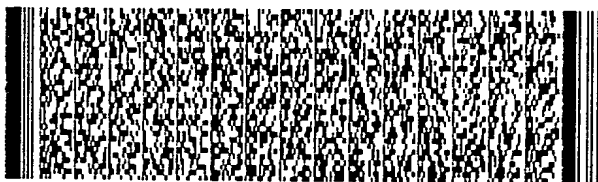
五、發明說明 (6)

定時間後再度發出該驅動信號至緩衝電路(buffer)212。而緩衝電路(buffer)212係將所接收到之驅動信號加大功率後分別以該第一輸出端2121與該第二輸出端2122輸出至該主動矩陣20與下一級子電路中之移位暫存器。至於連接在第一輸出端2121上之靜電放電(Electro Static Discharge, 簡稱ESD)防護電路213則用以保護電路不受靜電放電所造成之破壞。

而本實施例之主要特徵在於緩衝電路(buffer)212之第一輸出端2121與該第二輸出端2122間係設有一單向導通元件2123。如此一來，當主動矩陣20中相鄰掃描線201產生短路，造成第一輸出端2121所需推動之負載大增時，並不會影響到第二輸出端2122所輸出驅動信號之驅動能力，因此不會產生習知手段中因驅動力不足而無法順利推動後級移位暫存器之缺失。

再請參見第三圖，其係本案實施例中該緩衝電路(buffer)212之內部電路示意圖，而緩衝電路(buffer)212主要係由複數個反閘電路串接構成，因此該單向導通元件2123便直接用一個或串接多個反閘電路來完成。如此一來，在不需增設任何元件之情況下，便可完全避免主動矩陣20中相鄰掃描線201產生短路對兩側掃描驅動電路所可能造成無法正常作動之影響。

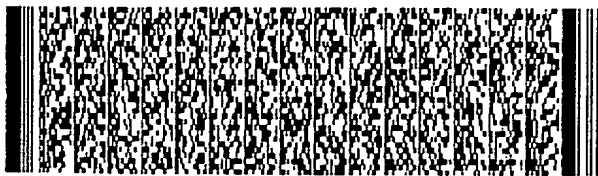
至於該等反閘可選自NMOS反閘、CMOS反閘或PMOS反閘中之一，以目前在大尺寸面板大都採用PMOS製程之情形下，使用PMOS反閘是最可能之作法。第四圖所示便為一



五、發明說明 (7)

PMOS 反閘之電路示意圖。

綜上所述，而本案主要在緩衝電路(buffer)之第一輸出端與該第二輸出端間係設有例如反閘電路之單向導通元件。如此將可避免主動矩陣中相鄰掃描線產生短路對兩側掃描驅動電路所可能造成無法正常動作之影響。而本案技術可廣泛地被應用如液晶顯示器等平面顯示器面。板之設計製造上，然本案發明得由熟習此技藝之人所施匠思而為諸般修飾，然皆不脫如附申請專利範圍所欲保護者。



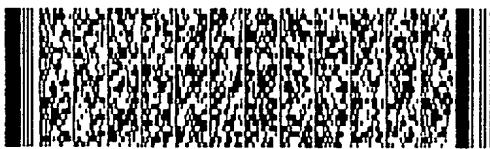
圖式簡單說明

第一圖：其係一具有雙邊掃描驅動電路之液晶顯示器面板構造示意圖。

第二圖：其係本案為改善上述習用電路之缺失所發展出來之一較佳實施例電路方塊示意圖。

第三圖：其係為本案實施例中該緩衝電路之內部電路示意圖。

第四圖：其係為一PMOS反開之電路示意圖。

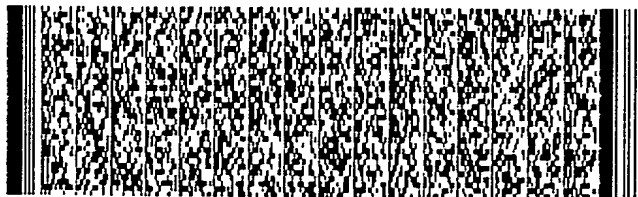


六、申請專利範圍

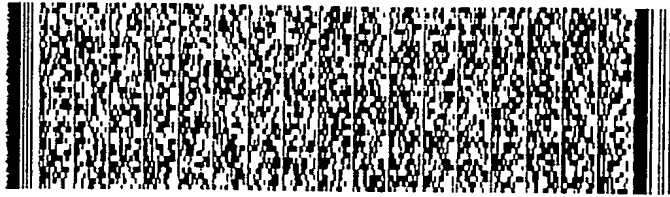
1. 一種掃描驅動電路，應用於一平面顯示器上，該平面顯示器包含有一主動矩陣，而該掃描驅動電路包含：
一第一子電路，其係接收一驅動信號，經一特定時間後而由一第一輸出端發出該驅動信號至該主動矩陣中之第一掃描線；以及
一第二子電路，電連接於該第一子電路，其係接收由該第一子電路之一第二輸出端所送出之該驅動信號後，再經該特定時間後發出該驅動信號至該主動矩陣中之第二掃描線，而該第一子電路之該第一輸出端與該第二輸出端之間係電連接有一單向導通元件。
2. 如申請專利範圍第1項所述之掃描驅動電路，其中該第一子電路包含：
一移位暫存器，其係接收該驅動信號並根據時脈信號之控制而經該特定時間後再發出該驅動信號；以及
一緩衝電路，電連接於該移位暫存器、該主動矩陣與該第二子電路，用以將所接收到之驅動信號加大功率後分別以該第一輸出端與該第二輸出端輸出至該主動矩陣與該第二子電路。
3. 如申請專利範圍第2項所述之掃描驅動電路，其中該第一子電路更包含：一靜電放電防護電路，電連接於該緩衝電路之第一輸出端，用以避免整體電路受靜電放電所造成之破壞。
4. 如申請專利範圍第2項所述之掃描驅動電路，其中該緩衝電路係由複數個反閘串接構成。

六、申請專利範圍

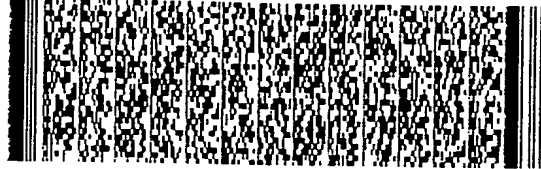
5. 如申請專利範圍第4項所述之掃描驅動電路，其中該緩衝電路之該第一輸出端與該第二輸出端之間係串接有至少一個反閘。
6. 如申請專利範圍第5項所述之掃描驅動電路，其中該等反閘為NMOS反閘、CMOS反閘或PMOS反閘中之一。
7. 如申請專利範圍第2項所述之掃描驅動電路，其中該第二子電路包含：
 - 一移位暫存器，電連接於該第一子電路之該第二輸出端，其係接收該第一子電路之該第二輸出端輸出之該驅動信號並根據時脈信號之控制而經該特定時間後再發出該驅動信號；以及
 - 一緩衝電路，電連接於該移位暫存器、該主動矩陣與該第二子電路，用以將所接收到之驅動信號加大功率後以該第一輸出端輸出至該主動矩陣之該第二掃描線。
8. 如申請專利範圍第7項所述之掃描驅動電路，其中該第二子電路更包含：一靜電放電防護電路，電連接於該緩衝電路之第一輸出端，用以避免整體電路受靜電放電所造成之破壞。
9. 如申請專利範圍第7項所述之掃描驅動電路，其中該緩衝電路係由複數個反閘串接構成。
10. 如申請專利範圍第9項所述之掃描驅動電路，其中該等反閘為NMOS反閘、CMOS反閘或PMOS反閘中之一。



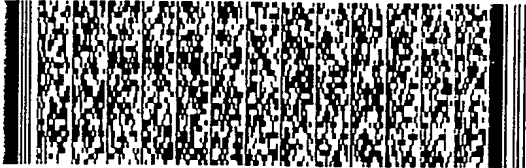
第 1/14 頁



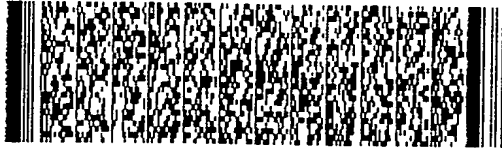
第 2/14 頁



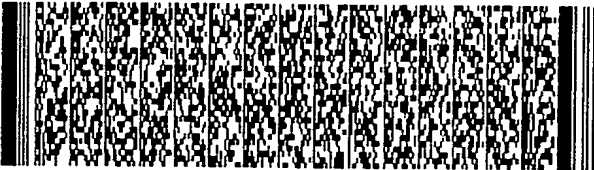
第 2/14 頁



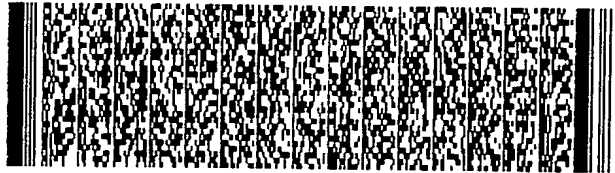
第 3/14 頁



第 5/14 頁



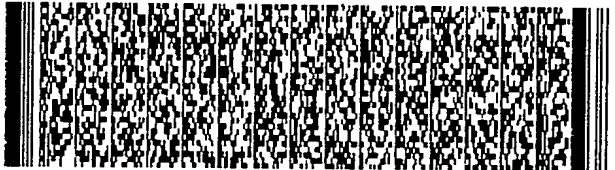
第 5/14 頁



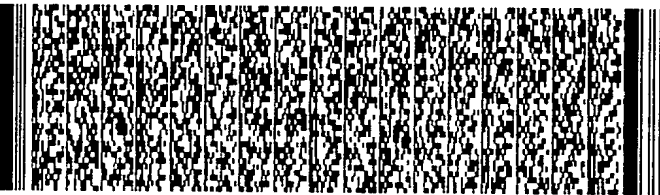
第 6/14 頁



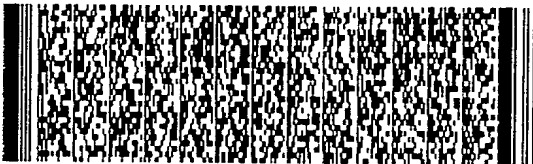
第 6/14 頁



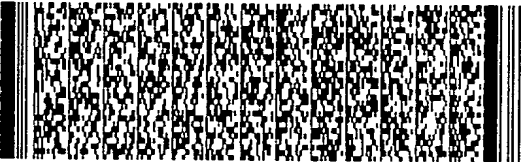
第 7/14 頁



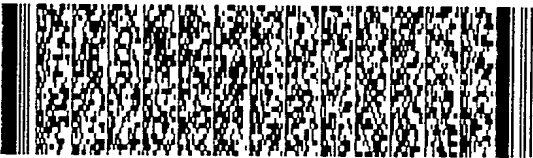
第 8/14 頁



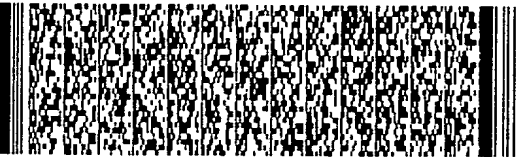
第 8/14 頁



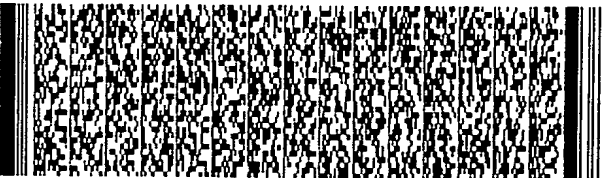
第 9/14 頁



第 9/14 頁



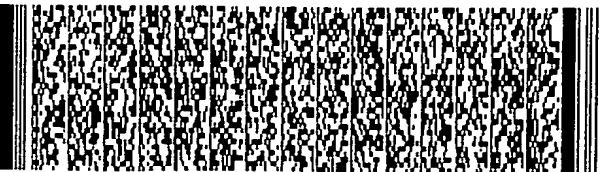
第 10/14 頁



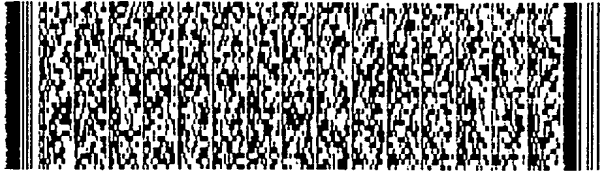
第 10/14 頁



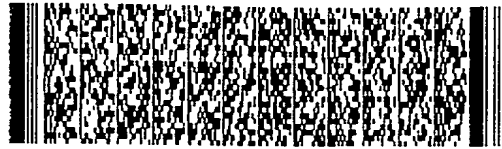
第 11/14 頁



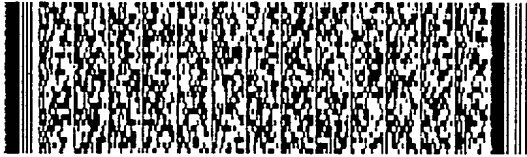
第 11/14 頁



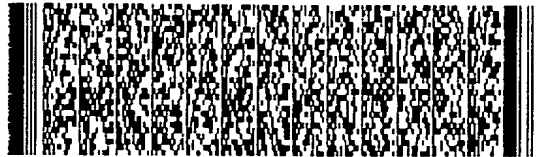
第 12/14 頁



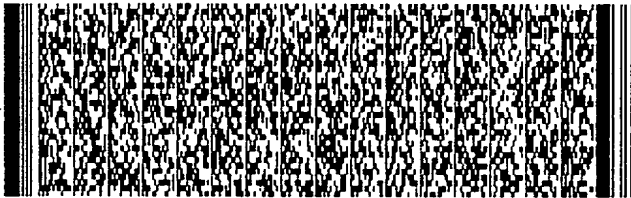
第 13/14 頁

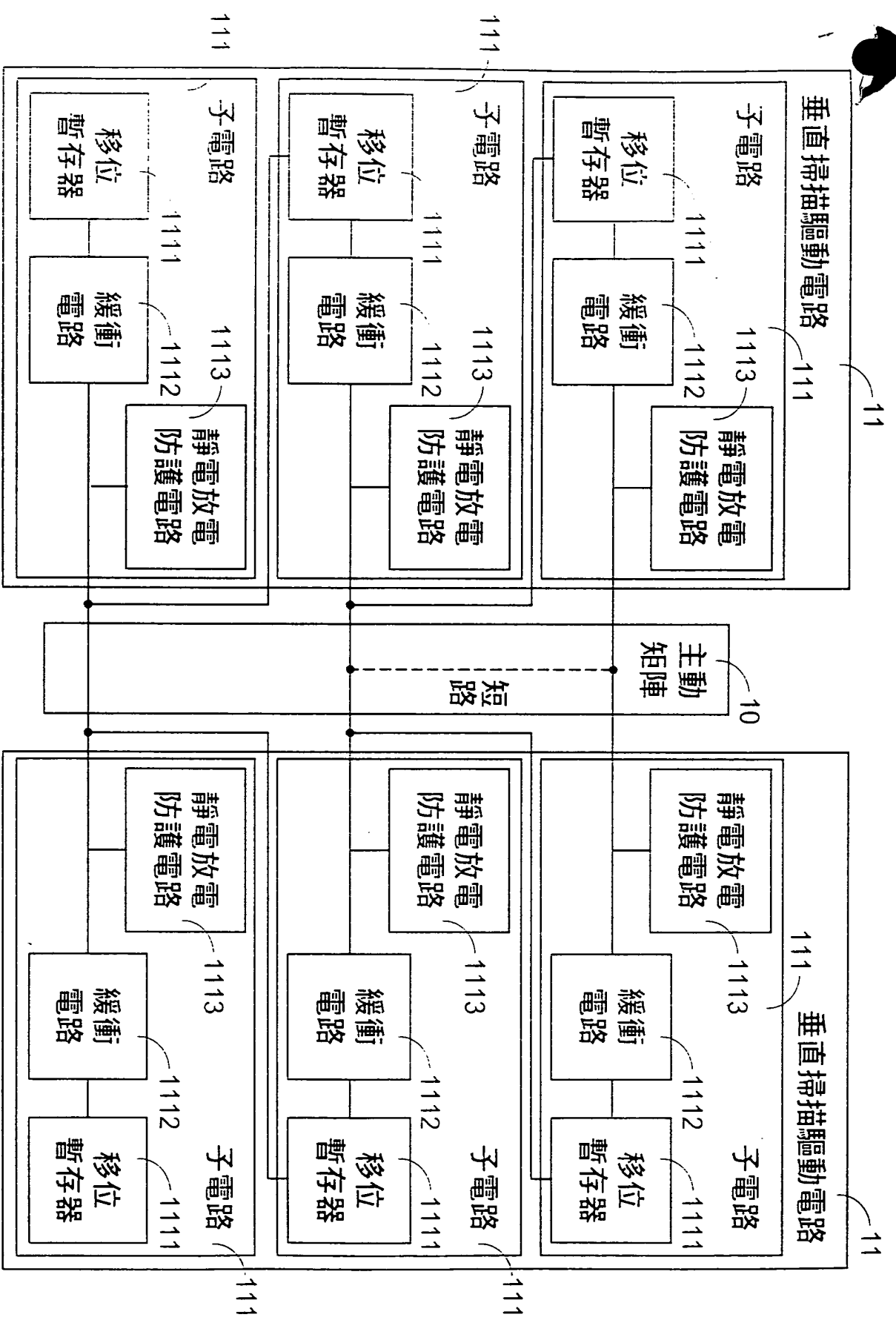


第 13/14 頁



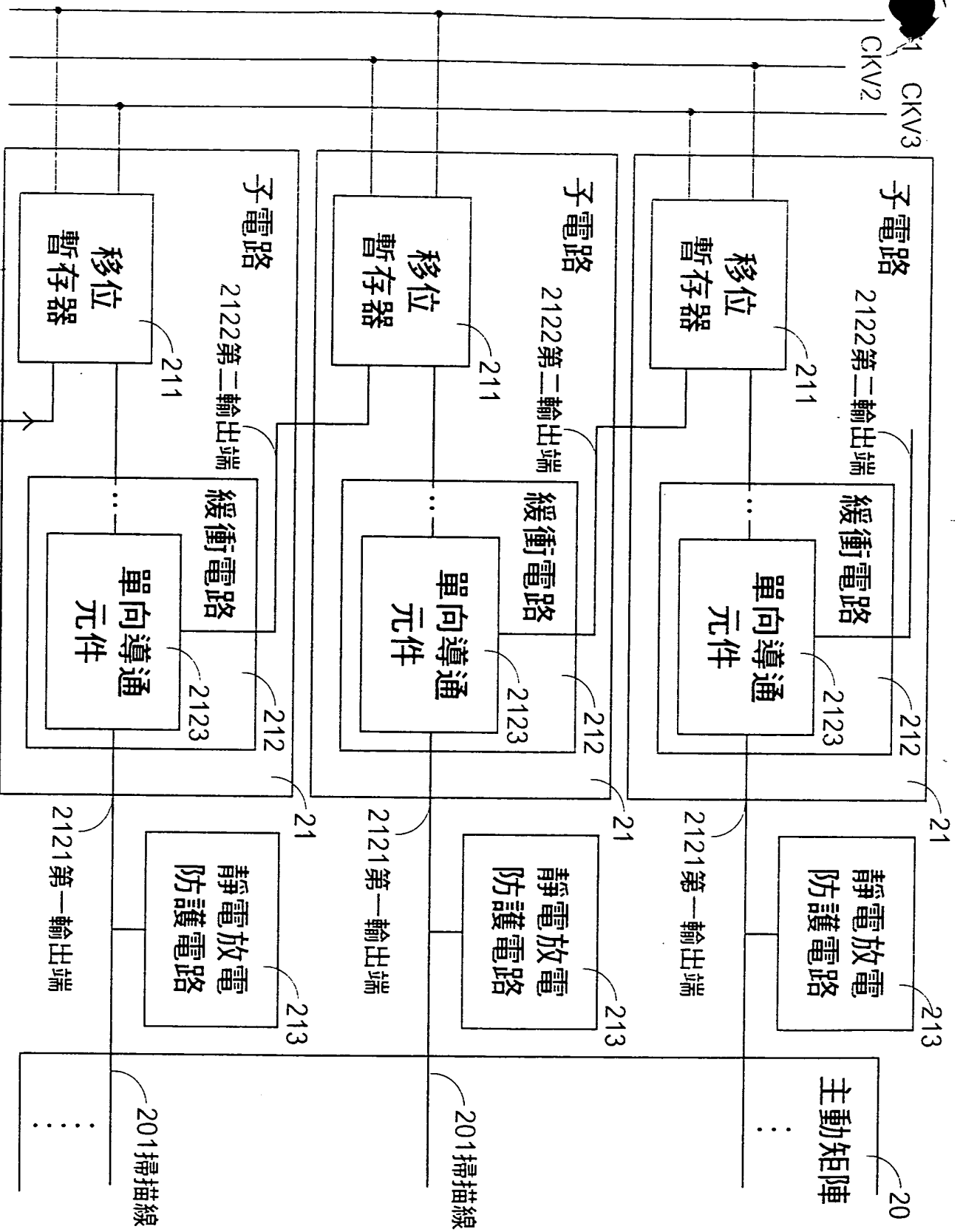
第 14/14 頁





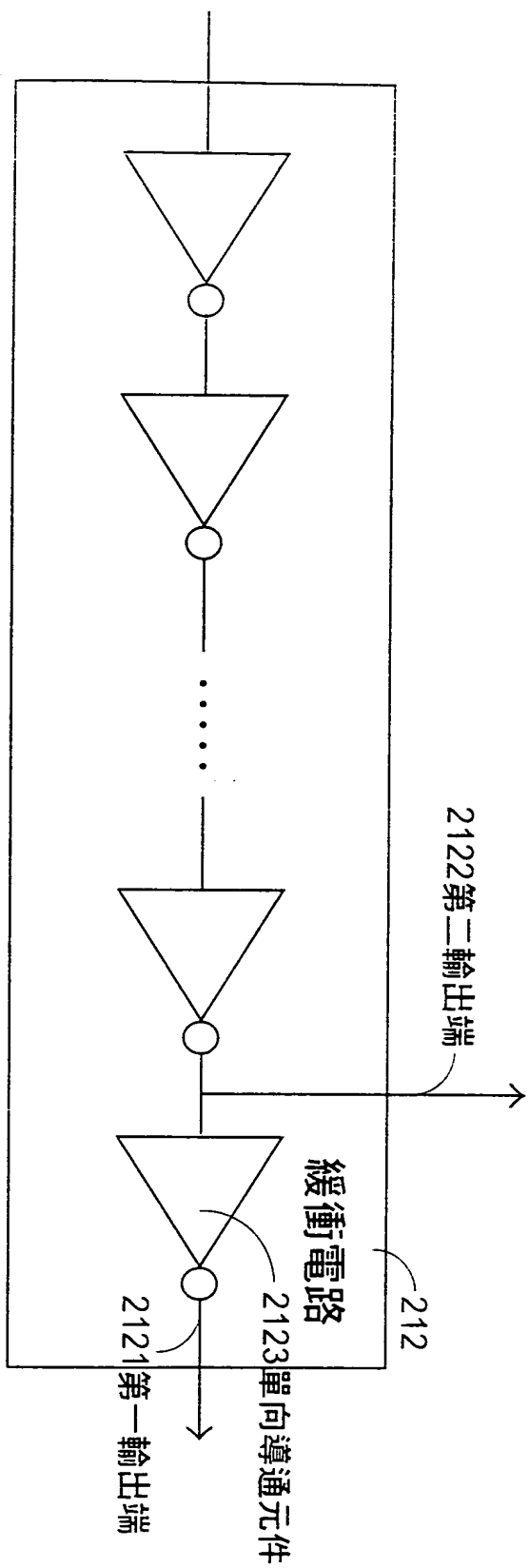
圖式

第一圖



圖式

第二圖



第三圖

第四圖

